

PATENT ABSTRACTS OF JAPAN

Copyright (C): 1998,2000 Japanese Patent Office

(11)Publication number : 09-139819
(43)Date of publication of application : 27.05.1997

(51)Int.Cl. H04N 1/19
G03B 21/14
H04N 1/40

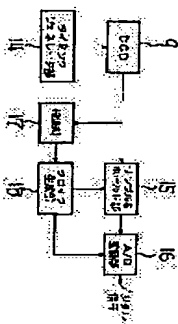
(21)Application number : 07-296439 (71)Applicant : RICOH CO LTD
(22)Date of filing : 15.11.1995 (72)Inventor : TAKIGUCHI AKIRA

(54) IMAGE READER

(57)Abstract:

PROBLEM TO BE SOLVED: To properly conduct signal processing in a sample-and-hold section and an A/D converter section with respect to an output signal outputted from an image sensor even when the image sensor is driven at a high speed.

SOLUTION: The device uses a detection section 17 to detect a timing of an output signal of an image sensor 9 to generate a signal processing clock signal such as a proper sample-and-hold clock signal and a sampling clock signal for A/D conversion synchronously with an output signal of the image sensor 9 and even when the image sensor 9 is driven at a high speed, the signal processing in the sample-and-hold section 15 and the A/D converter section 16 with respect to the output signal outputted from the image sensor 9 is conducted properly.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

発明の画像読取装置に加えて、検波部により検波されてイメーゼンサの出力信号のタイミングに同期した信号処理用クロックを生成してサンプリングとホールド部及びA/D変換部に出力するクロック生成部を備えている。

【0009】従って、イメーゼンサが高速駆動されても、イメーゼンサから出力される出力信号に同期した適正なサンプリングとホールド部用クロックやA/D変換用のサンプリングクロックといった信号処理用クロックがクロック生成部からサンプリングとホールド部やA/D変換部に与えられるので、信号処理を的確に行える。

【0010】請求項3記載の発明では、請求項1記載の発明の画像読取装置に加えて、検波部により検波されてイメーゼンサの出力信号のタイミングに同期したサンプリングとホールド部用クロックなる信号処理用クロックを生成してサンプリングとホールド部に出力するクロック生成部を備えている。

【0011】従って、イメーゼンサが高速駆動されても、イメーゼンサから出力される出力信号に同期した適正なサンプリングとホールド部用クロックなる信号処理用クロックがクロック生成部からサンプリングとホールド部に与えられるので、サンプリングとホールド部処理を的確に行うことができる。一方、A/D変換用クロックによるA/D変換部での信号処理は、後段の画像処理系等、システム全体に同期させることができる。

【0012】請求項4記載の発明では、請求項2又は3記載の画像読取装置において、クロック生成部がPLL回路を含んで構成されている。従って、イメーゼンサからの出力信号とサンプリングとホールド部用クロック等の信号処理用クロックとの同期をPLL回路により正確に行うことができる。

【0013】

【発明の実施の形態】本発明の実施の第一の形態を図1ないし図4に基づいて説明する。本発明の画像読取装置は、その実施の一形態として、図7に示したようなデジタル複写機の画像読取装置に適用されており、図7の構成はそのまま用いるものとする。

【0014】まず、イメーゼンサ（固体撮像素子）の代表例であるライン状のCCD9には、駆送クロック、シフトバス及びリセットバスを付与するタイミングジェネレータ部14が接続されている。一方、前記CCD9の出力側にはサンプリングとホールド部15とA/D変換部16とが順に接続されている。さらに、前記CCD9の出力側には前記サンプリングとホールド部15側と分岐する形で検波部17が接続されている。この検波部17にはクロック生成部18が接続されている。このクロック生成部18の出力側は前記サンプリングとホールド部15及びA/D変換部16に接続されている。

【0015】ここに、前記検波部17は前記CCD9からの出力信号のタイミングを検波する機能を持つ。具体的には、前記CCD9からの出力信号は、図2に示すよ

うに、オフセット電圧を基準として出力信号値（電気信号）とリセット・ノイズを持つ波形を示すので、オフセット電圧とリセット・ノイズ間の間の値E₁が基準値に設定された比較器19により検波部17が構成されている。

【0016】これにより、検波部17（比較器19）からの出力信号（同期クロック）は、図4（a）に示すようなCCD9の出力波形に対して、図4（b）に示すようにCCD9の出力信号に同期したリニア波形となる。

【0017】また、前記クロック生成部18は例えばデジタルライン構成のもので、図4（b）に示したような検波部17からの同期クロックに対して時間dだけ遅延させて同期させた図4（c）に示すようなサンプリングとホールド部用クロックを生成してサンプリングとホールド部15に出力するとともに、検波部17からの同期クロックに対して1同期クロック分遅延させて同期させたA/D変換用のサンプリングクロックを生成してA/D変換部16に出力する。

【0018】よって、本実施の形態によれば、サンプリングとホールド部15及びA/D変換部16はCCD9からの出力信号のタイミングに同期して信号処理を行い、図4（d）、（e）に示すような出力を主とする。ここに、CCD9の出力信号を検波部17において遅延のはらつきのない手法で行っており、これをデジタルライン構成のクロック生成部18で遅延させるだけの確かなサンプリングとホールド部用クロックを生成してサンプリングとホールド部15に付与できるので、CCD9の出力信号中の出力信号値部分を的確にサンプリングすることができ、また、検波部17で検波された同期クロックを利用してA/D変換部16をサンプリングさせるので、サンプリングとホールド部15によりサンプリングされたホールドされた低周波出力のデジタル化も適正に行える。

【0019】ついで、本発明の実施の第二の形態を図5に基づいて説明する。図1ないし図4で示した部分と同一部分は同一符号を用いて示し、その説明も省略する（以下の実施の形態でも同様とする）。本実施の形態では、クロック生成部18がサンプリングとホールド部15のみと接続され、A/D変換部16用のサンプリングクロックはタイミングジェネレータ部14が生成する構成とされている。即ち、本実施の形態では、クロック生成部18は、信号処理用クロックとしてサンプリングとホールド部15用のサンプリングとホールド部用クロックのみを生成する構成とされている。

【0020】よって、本実施の形態によれば、前述した実施の形態の場合と同様に、CCD9の出力信号を最適なタイミングでサンプリングしてホールドすることができ、一方、A/D変換部16のサンプリングクロックはCCD9からの出力信号のタイミングに依存すると、後段の画像処理系とのタイミングにずれを生ずる可能性があるが、本実施の形態では、A/D変換用のサン

プリングクロックはタイミングジェネレータ部14において生成しているため、A/D変換のサンプリングタイミングはシステム全体に同期させることができる。

【0021】本発明の実施の第三の形態を図6に基づいて説明する。本実施の形態では、検波部17の出力側に位相比較器（PD）20とローパスフィルタ（LPF）21と電圧補償回路（VCO）22とを備えたPLL回路23を設け、このPLL回路23によりクロック生成部が構成されている。ここに、位相比較器20では、検波部17の出力（CCD9の出力信号に同期したクロック）と電圧補償回路22の出力信号とを比較し、両信号の位相差に応じた差信号電圧を出力する。ローパスフィルタ21は位相比較器20からの差信号電圧を平滑化する。平滑化された差信号電圧は、電圧補償回路22に入力され、狙いとする位相及び周波数の信号処理用クロックを生成する。

【0022】本実施の形態のように、CCD9の出力信号に対する同期を、PLL回路23を用いてとることにより、同期を正確にとれる上に、出力信号中のリセットノイズの立ち下がるタイミングで同期をとることも可能であり（位相比較器20を立ち下がりエッジと比較する構成とすればよい）、サンプリングとホールド部のサンプリング間隔を長くすることも可能となる。

【0023】

【発明の効果】請求項1記載の発明によれば、検波部によりイメーゼンサの出力信号のタイミングを検波するようにしたので、イメーゼンサの出力信号に同期した適正なサンプリングとホールド部用クロックやA/D変換用のサンプリングクロックといった信号処理用クロックを生成することが可能となり、よって、イメーゼンサが高速駆動されても、イメーゼンサから出力される出力信号に対するサンプリングとホールド部やA/D変換部での信号処理を的確に行えるように構成できる。

【0024】請求項2記載の発明によれば、請求項1記載の発明の画像読取装置に加えて、検波部により検波されてイメーゼンサの出力信号のタイミングに同期した信号処理用クロックを生成してサンプリングとホールド部及びA/D変換部に出力するクロック生成部を備えているので、イメーゼンサが高速駆動されても、イメーゼンサから出力される出力信号に同期した適正なサンプリングとホールド部用クロックやA/D変換用のサンプリングクロックといった信号処理用クロックをクロック生成部からサンプリングとホールド部やA/D変換部に与えることが

でき、よって、信号処理を的確に行わせることができる。

【0025】請求項3記載の発明によれば、請求項1記載の発明の画像読取装置に加えて、検波部により検波されてイメーゼンサの出力信号のタイミングに同期したサンプリングとホールド部用クロックなる信号処理用クロックを生成してサンプリングとホールド部に出力するクロック生成部を備えているので、イメーゼンサが高速駆動されても、イメーゼンサから出力される出力信号に同期した適正なサンプリングとホールド部用クロックなる信号処理用クロックをクロック生成部からサンプリングとホールド部に与えることができ、よって、サンプリングとホールド部処理を的確に行うことができ、さらに、A/D変換用クロックによるA/D変換部での信号処理は、後段の画像処理系等、システム全体に同期させることができる。

【0026】請求項4記載の発明によれば、請求項2又は3記載の画像読取装置において、クロック生成部がPLL回路を含んで構成したので、イメーゼンサからの出力信号とサンプリングとホールド部用クロック等の信号処理用クロックとの同期をPLL回路により正確にとることができる。

【図面の簡単な説明】

【図1】本発明の実施の第一の形態を示すブロック図である。

【図2】検波部に対する入力信号を示す波形図である。

【図3】検波部の構成例を示すブロック図である。

【図4】各部の動作波形を示すタイムチャートである。

【図5】本発明の実施の第二の形態を示すブロック図である。

【図6】本発明の実施の第三の形態を示すブロック図である。

【図7】一般的な画像読取装置の構成を示す概略正面図である。

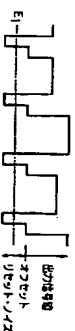
【図8】従来例を示すブロック図である。

【図9】一部の動作波形を示すブロック図である。

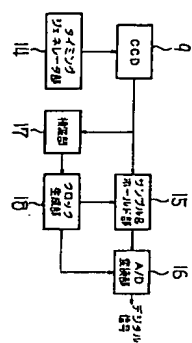
【符号の説明】

9 イメーゼンサ
15 サンプリングとホールド部
16 A/D変換部
17 検波部
18 クロック生成部
23 PLL回路

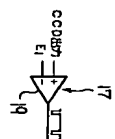
【図2】



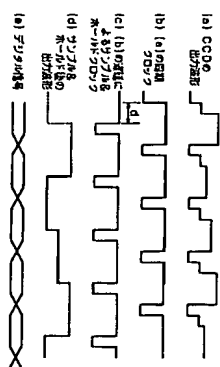
【図1】



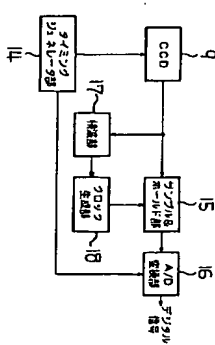
【図3】



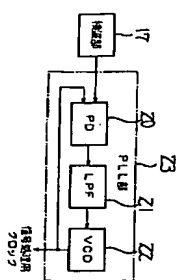
【図4】



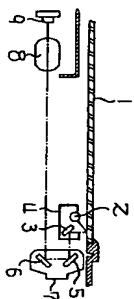
【図5】



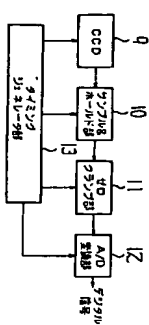
【図6】



【図7】



【図8】



【図9】

